

高密度実装基板におけるフリップチップリワーク法

森 史成*, 鳥山 和重*, 勝 直樹*, 荘司 郁夫**

Development of Flip Chip Rework Method for High Dense Printed Circuit Board

Fuminari MORI*, Kazushige TORIYAMA*, Naoki KATSU* and Ikuo SHOHJI**

*日本アイ・ピー・エム株式会社野洲事業所電子回路部品技術 (〒520-2392 滋賀県野洲郡野洲町市三宅800)

**群馬大学工学部 (〒376-8515 群馬県桐生市天神町1-5-1)

*Card Engineering, Yasu, IBM Japan, Ltd. (800 Ichimiyake, Yasu-cho, Yasu-gun, Shiga 520-2392)

**Faculty of Technology, Gunma University (1-5-1 Tenjin-cho, Kiryu-shi, Gunma 376-8515)

Abstract

Flip chip attach technology has many advantages and is considered one of the most important technology in the micro joining field. However, the flip chip rework is difficult when the flip chip bonding is formed on the high density card. We developed new flip chip rework method using the solder capped chip technology. In this technology, Sn-37Pb solder, which is necessary to form the flip chip joint again, is applied on Pb-3Sn bumps of bare chip by the paste printing method. That solder capped chip was used as the replacement chip on the rework process. This report describes the development of flip chip rework method by solder capped chip.

Key Words: Flip Chip, Rework, Paste Printing, Reflow Soldering, Sn-37Pb

1. 緒言

電子機器の軽薄短小化、高機能化の要求は電子部品のみならず実装技術にも及び、ベアチップ実装が注目を集めている。中でも数々の利点を有するフリップチップ実装が注目を集め実用化されている¹⁾。一般に、樹脂系プリント配線板上へはんだ接合を用いてフリップチップ接合部を形成するためには、チップ側および基板側の両方にバンパを形成する必要がある。チップ側のバンパ材としてはPb-3Sn (wt%, 以下すべてwt%表示) やAuが用いられ、基板側のバンパ材としてはSn-37Pbなどはんだ材が使用される¹⁾。フリップチップ実装においてはこれらのバンパ形成技術が接合部形成のための重要プロセスとなる。基板側のバンパ作製方法としては、ソルダインジェクション法²⁾、スーパーソルダ法³⁾、スーパージャフィット法⁴⁾などがあるが、いずれの工法もSMT(Surface Mount Technology)部品との混載実装の場合には、別工程でのバンパ形成が要求され、フリップチップ搭載によりコストアップが避けられない状況となっていた。そこでわれわれは、はんだペースト印刷によりSMTパッドとフリップチップパッドへ同時にはんだ材を供給し、同時部品実装を行うChip on Paste法⁵⁾を開発し、1インチ型HDD(Hard Disk Drive)に応用してきた。Fig.1にChip on Paste法により生産されている1インチ型HDDの実装基板を示す。Fig.1の基板には、3個のフリップチップと1個のCSPが他のSMT部品と混載されている。

Chip on Paste法により、フリップチップも他のSMT部品と同様の部品として取り扱うことを可能にし、同時搭載、一括リフローすることに成功している。

Chip on Paste法の導入により、低コストでの基板側のはんだバンパ形成およびフリップチップ実装が可能になったが、Fig.1のような高密度実装基板上でMCM(Multi Chip Module)の形態をとる場合には、フリップチップのリワークが困難となる問題が発生する。不良チップの取り外し法としては、はんだ接合部を加熱してはんだを再溶融させ、チップを吸着ノズル等で除去するという方法が一般に行われており、ノズル形状の工夫により高密度実装基板に対しても対応は可能である。しかし、新たなチップを搭載する際には、基板側パッド上に再接合に必要なはんだバンパを再形成する必要があるが、前述のいずれの方法でも、周辺部の搭載部品を避けての再バンパ形成は困難であった。そこで、本研究では再接合に必要なはんだ材をあらかじめチップ側のバンパ上に供給する方法に注目した。チッ

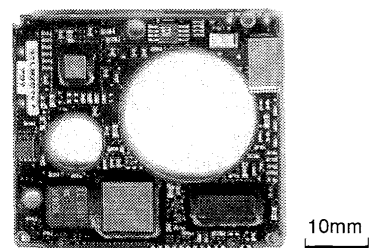


Fig.1 Main board of 1 inch type HDD

プ側バンパへはんだ材を供給する技術として報告されているものには、SnをチップのPb-3Snはんだバンパに蒸着する技術⁶⁾やIn-Pb, Sn-Pbはんだペーストを印刷し、溶融させることによりAuスタッドバンパ上に供給するCMT法⁷⁾と呼ばれる技術がある。前者の技術では気相蒸着法を用いるためコスト高となる欠点があり、後者の技術は形状的に適度のはんだ量が供給されやすいAuスタッドバンパに対する技術であり、球状のPb-3Snバンパへの適応はなされていない。そこで、セラミック板へのはんだペースト印刷を利用してチップ側のPb-3Snはんだバンパ上に接合部形成に必要な量のSn-37Pbはんだを供給するSolder Capped Chip法を開発し、高密度基板上的フリップチップ接合部のリワークを低コストで実現することに成功した。本報では、Solder Capped Chip法を利用したフリップチップリワーク工法およびその工法を用いてリワークされた接合部の評価結果について報告する。

2. Solder Capped Chipによるフリップチップリワーク工法

2.1 Solder Capped Chip作成法

Fig. 2にSolder Capped Chipの作製手順を示す。まず、Sn-37Pbペーストを用いて、セラミック板上にチップのバンパパターンを印刷する。その上にPb-3Snバンパを有するフリップチップを搭載し、リフロー炉によりはんだを溶解し、チップ側のPb-3SnバンパにSn-37Pbはんだを濡れさせる。Sn-37Pbはんだはセラミック基板には濡れないため、基板側のPb-3Snバンパ上にコーティングされ、リフロー後は容易にセラミック基板からチップを取り外すことが可能となる。本研究では水洗浄用ペーストを使用したためリフロー後には、Solder Capped Chipを水洗浄することによりフラックス残渣を除去した。

2.2 フリップチップリワーク法

Solder Capped Chipを用いたフリップチップリワーク法をFig. 3に示す。不良フリップチップの取り外しは、該当

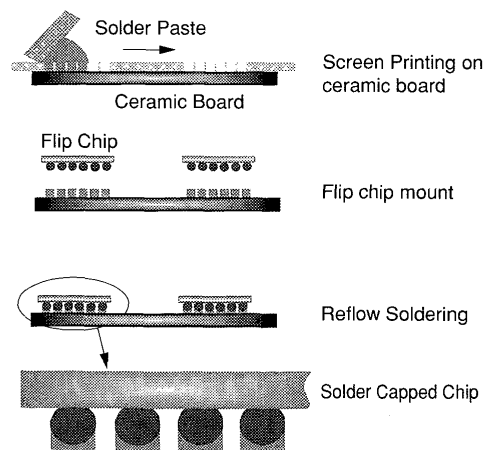


Fig.2 Schematic drawing of solder capped chip formation process

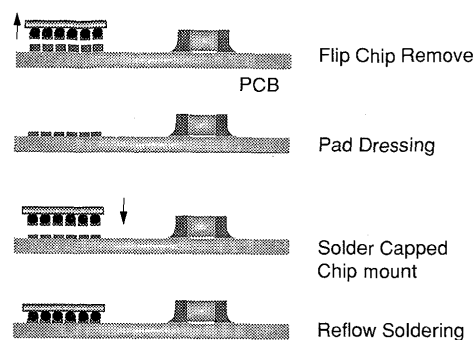


Fig.3 Schematic drawing of flip chip rework with solder capped chip

チップのはんだ接合部を加熱して再溶融させ、専用ピッカーにより基板側からチップを取り外すことにより行った。不良チップを除去した後の基板側への残留はんだはその高さ(量)にばらつきがあり、またチップバンパ側Pb-3Sn成分の残留等もあるため、バンパドレッシングを行う必要がある。バンパドレッシング工程では、こて先にSn-37Pbはんだをコーティングしたはんだごてを用いて基板側バンパを再溶融させ、基板側のフリップチップパッドに残留したはんだの高さをそろえている。また同時に、Pb-richな残留はんだ成分を除去することにより残留はんだ成分の均質化も図っている。基板側はんだバンパのバンパドレッシング後に、Fig. 2のように作成したSolder Capped Chipを基板上へフラックス供給と共に搭載し、リフロー炉により再接合を行う。リフロー後にフラックス洗浄を行うことによりリワーク工程は完了する。

3. 評価結果

本研究では、平均はんだ粒径 $27.2\mu\text{m}$ 、フラックス含有量11wt%のSn-37Pbはんだペーストを用いて、セラミック板上にペースト印刷を行った。セラミック板は材質が Al_2O_3 、純度99.5%のものを使用した。またベアチップはチップサイズ $8.2 \times 3.3\text{mm}$ 、電極間ピッチ $320\mu\text{m}$ でPb-3Snバンパが77I/O配されたものを供した。印刷用メタルマスクは、厚さ 0.06mm のものに、ベアチップのPb-3Snバンパ配置と同様のパターンで円形に $180\mu\text{m}$ 直径で開口したものをを使用した。

3.1 セラミック板上への印刷性

Table 1に、セラミック板上へはんだペースト印刷法によって供給されたはんだバンパ体積と標準偏差を示す。バンパ体積は、セラミック板上に供給されたはんだペーストを一度リフローすることにより球状にし、その径を測定することにより求めた。さらに比較対照として、本研究で使

Table 1. Mean bump volume and STD (STandard Diviation)

	Volume ($\times 10^{-4}\text{mm}^3$)	STD($\times 10^{-4}\text{mm}^3$)
Ceramic	4.67	0.44
Build up PCB	6.10	0.67

用したベアチップを実装することが可能な電極パターンをもつビルドアップ基板上に同じはんだペーストを使用して印刷を行ったときの結果もあわせてTable 1に示す⁹⁾。その際に使用したメタルマスクの厚さは0.06mm、開口径は175 μ mであった。

Table 1の結果より、セラミック板上へのはんだペースト印刷では、ビルドアップ基板の場合と比較して平面度が良好に保たれているため、供給量のばらつきが少ないバンブ形成が可能であることがわかる。また、ビルドアップ基板への印刷時にはより開口径の小さなメタルマスクを使用しているにもかかわらず、セラミック板上への印刷よりも供給バンブ体積が大きい。その理由としては、ビルドアップ基板の表層レジスト表面よりも銅電極の表面がより低い位置にあるため、ペースト供給部は凹型形状を呈する。そのため、平面上への印刷となるセラミック板への印刷と比較して、ビルドアップ配線板上への印刷では、はんだペーストがより多く供給されたためと考える。

3.2 はんだ接合部観察結果

2.1項で示した手順で作製したSolder Capped Chipのバンブ断面観察結果をFig. 4に示す。なおリフロー条件としては、ピーク温度210 $^{\circ}$ C、はんだの溶融時間125sの条件で行った。Fig. 4より、チップ側のPb-3Snバンブの表面にSn-37Pbはんだが良好にコーティングされていることがわかる。また、セラミック板上でリフローソルダリングを行うため、バンブ底面が平面を形成していることがわかる。この平面形状は球面状のバンブ形状と比較して、Solder Capped Chipをリワーク基板上に搭載する際に、搭載ずれを起こしにくくなる効果も期待できる。

作製したSolder Capped Chipを使用して、2.2項に示した手順でリワークを行ってみた。リワーク時のリフロー条件はピーク温度213 $^{\circ}$ C、はんだ溶融時間133sとした。Fig. 5に初期接合とリワーク接合の接合部断面観察結果を示す。本方式によるリワーク接合部は初期接合部と比べても遜色のない良好な接合部形状を形成していることがわかる。

3.3 Pb-3Snバンブへの濡れ性

Solder Capped Chip作製時に、Pb-3Snバンブ全面へSn-37Pbはんだが濡れ拡がらず、Sn-37Pbはんだの濡れ不良が見受けられるものが存在した (Fig. 6 (a)参照)。このような濡れ不良を有するSolder Capped Chipのバンブに液状フ

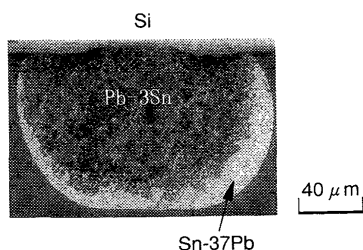
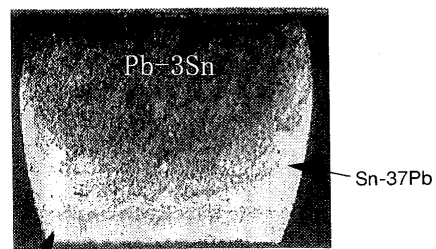
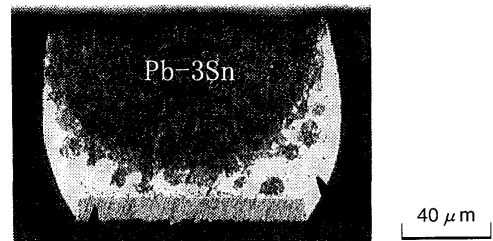


Fig.4 Cross sectional view of solder capped chip

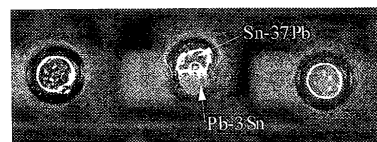


(a) reworked joint

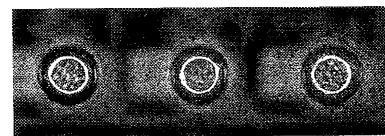


(b) initial joint

Fig.5 Cross sectional views of flip chip joints



(a) poor wet bump



(b) reworked bump

Fig.6 Photographs of solder capped chip

ラックスを塗布し、セラミック板上に搭載後、再リフローを行ったところ、Fig. 6 (b)に示すように濡れ不良が改善されることがわかった。また濡れ不良を修正せずにFig. 6 (a)のような形状のままフリップチップリワークを行ったところ、Fig. 5で示したような通常の接合部が得られることが確認できた。しかし、Fig. 6 (a)のような濡れ不良バンブを持つチップを使用してリワークを行う際には、通常のSolder Capped Chipよりもより高精度の搭載精度が要求されるため、濡れ不良バンブは再リフローを行ってバンブリワークを行うべきであると考え。またSolder Capped Chipを作製するときのリフロー条件のピーク温度設定をより高温にし、はんだ溶融時間をより長くしてみても濡れ不良の発生頻度に差がなかったこと、保管条件を厳密に管理したチップでは濡れ不良がほとんど起きないことから、濡れ不良発生はPb-3Snバンブの表面酸化状態に影響されるものと考え。

3.4 基板側残留はんだの影響

Solder Capped Chipを用いてフリップチップリワークを行ったところ、Fig. 7に示すような接合不良が見られることがあった。Solder Capped Chip作製時にはFig. 4に示したようにバンブ先端部は平面形状になっているが、Fig. 7

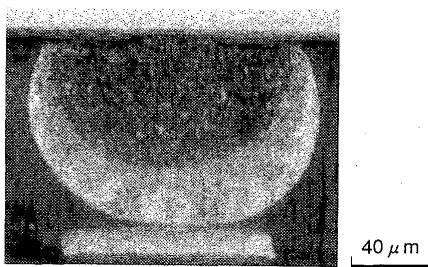


Fig.7 Cross sectional view of non-connected joint

のSolder Capped Chipのバンプ先端部は平面ではなく球面になっている。このことよりSn-37Pbはんだは溶融したものの基板側電極上に濡れ拡がらず、接合しなかったものと考えられる。またFig.7のCuパッド上にみられるはんだ部はほとんど厚みがなく平面状であることから、Cuパッド表面にはSn-37Pbはんだがほとんどなく、Cu-Sn系の金属間化合物が表面に露出していると考えられる。不良フリップチップのリムーブ後には、はんだごてを用いて基板側の残留はんだに対してバンプドレッシングを施して残留はんだの高さをそろえるが(2.2項参照)、この際にこて先に付着しているはんだにCuパッド上の残留はんだのほとんどが吸い上げられ、はんだ層の下面のCu-Sn系の金属間化合物層が露出したものとする。したがって、Fig.7のような接合不良を防止するためには、バンプドレッシング工程にてリワークされる基板側Cu電極上に金属間化合物が露出しないよう工程管理する必要があることがわかった。

4. 接合部信頼性

Solder Capped Chipを用いてリワークしたフリップチップ接合部の信頼性評価をするために、熱サイクル試験と高温高湿バイアス試験を行った。各試験は接合部に樹脂封止を行った上で行った。Table 2に試験条件および試験結果を示す。両試験とも良好な結果が得られており、本方式によりリワークされたフリップチップ接合部は、実用上問題ないレベルの信頼性が得られていることがわかる。

5. 結論

本研究では、高密度実装基板上に搭載されたフリップチップをリワークするための技術として、チップ側の高融点はんだバンプ上に再接合に必要な量のSn-37Pb共晶はんだを供給し、リワーク用チップとして使用する工法を開発した。本研究で得られた成果を以下にまとめる。

- (1) ベアチップのPb-3Snバンプ上へ接合用のSn-37Pbはんだ材を供給するSolder Capped Chip法を開発した。
- (2) セラミック板上へのはんだペースト印刷は、ビル

Table 2. Reliability test conditions and results

	conditions	N	results
TC	-25-115°C, 2cycle/hour, 800cycles	12	pass
THB	85°C, 85%RH, 3.6V, 500hours	12	pass

ドアップ基板への印刷よりも安定して行うことができる。

- (3) Pb-3Snバンプ上へのSn-37Pbはんだの濡れ性は、Pb-3Snバンプ表面の表面酸化により影響を受ける。
- (4) バンプドレッシング後の基板側電極上の残留はんだ量が少なく、Cu-Sn系金属間化合物層が露出している場合には、Solder Capped Chipの搭載時に濡れ不良を起こす。
- (5) 本工法によりリワークされたフリップチップ接合部は、実用上十分なレベルの信頼性を有することが確認された。

(2000.1.11-受理)

文 献

- 1) 折井靖光, 莊司郁夫, 酒井俊廣: “ノートパソコンにおけるMCM-Lの実装技術”, 電子材料, pp.67-71, 9月号, 1995
- 2) Y.Kodama, T.Matsumoto and Y.Tsukada: “Carrier Bump Build by Molten Solder Injection”, Proceedings of 9th IMC, pp.286-290, 1996
- 3) 天野俊昭, 日笠和人: “スーパーソルダーを用いた半田バンプ形成について”, 第25回マイクロ接合研究会ソルダリング分科会資料, pp.27-36, 1998
- 4) 堺 丈和, 莊司孝志: “スーパージャフィット (SJ) 法によるはんだバンプ形成技術”, 第25回マイクロ接合研究会ソルダリング分科会資料, pp.37-44, 1998
- 5) 鳥山和重, 藤内伸一, 折井靖光: “ペースト印刷法によるフリップチップ接合技術の開発”, Proc.of Microjoining and Assembly Technology in Electronics'99, pp.177-182, 1999
- 6) 森 日出雄, 山田 毅, 毛呂健一: “Tin-Capped Bumpを用いたフレックスケーブル上へのフリップチップ実装技術開発”, Proc. of Microjoining and Assembly Technology in Electronics '99, pp.173-176, 1999
- 7) 佐原隆一, 國友美信, 齊藤 彰, 阪下靖之, 津田俊雄, 北山喜文: “Auスタッドバンプを用いたフリップチップ実装工法の開発”, 第32回マイクロ接合研究会資料, pp.65-78, 1992